

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

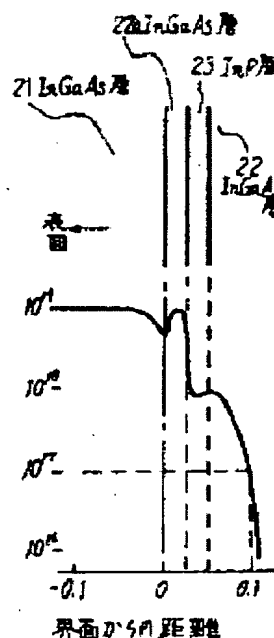
SEMICONDUCTOR MODULATION DOPING STRUCTURE

Patent number: JP2154472
Publication date: 1990-06-13
Inventor: YAMADA HIROHITO
Applicant: NEC CORP
Classification:
- **International:** H01L29/804
- **European:**
Application number: JP19880309305 19881206
Priority number(s):

Abstract of JP2154472

PURPOSE: To manufacture a modulation doping structure safely and make the element speed faster by making at least one nondoped spacer layer between an impurity doped layer and a semiconductor layer.

CONSTITUTION: Spacer layers 22a, 23 consisting of materials with different diffusion constants are provided at a heterointerface for a modulation doping structure to be formed, by utilizing a phenomenon that impurity diffusion is prevented at a heterointerface of semiconductor materials 21, 22 having different diffusion constants from each other. Accordingly, it is possible to suppress for the impurity atoms in a modulation doping layer to diffuse through the heterointerface to the adjoining nondoped layer. Consequently, the steep impurity profile improves the switching speed, and applying these devices for the logic arithmetic circuits of super computers increases the computing speed.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-154472

⑥ Int.Cl.⁵

識別記号

庁内整理番号

④ 公開 平成2年(1990)6月13日

H 01 L 29/804

7733-5F H 01 L 29/80

A

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 半導体変調ドーブ構造

⑮ 特 願 昭63-309305

⑯ 出 願 昭63(1988)12月6日

⑰ 発 明 者 山 田 博 仁 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体変調ドーブ構造

特許請求の範囲

多層積層構造の特定の層だけに不純物をドーブした半導体変調ドーブ構造において、不純物をドーブした不純物ドーブ層とこの不純物ドーブ層に隣接する半導体層との間に前記不純物ドーブ層と組成が異なり、かつトンネル効果でキャリアが通過できる厚さのノンドーブのスペーサ層を少くとも一層形成したことを特徴とする半導体変調ドーブ構造。

発明の詳細な説明

(産業上の利用分野)

本発明は半導体変調ドーブ構造に関するものである。

(従来の技術)

半導体を多層積層した多層積層構造の特定の層のみに不純物をドーブする変調ドーピングは、高電子移動度トランジスタ(HEMT)などの超高速動作を目的とする電子デバイスや、多重量子井戸(MQW)半導体レーザーにおいて超低しきい値、超高速変調を実現するために考えられたものであるが、デバイス作製時における高温プロセス中においてヘテロ接合界面を通しての不純物の拡散が問題となっていた。

従来例の変調ドーピングでは、HEMTにおいてはn型ドーパントとしてSiなどが用いられていた。一方、MQW半導体レーザーの活性層における変調ドーピングにおいては、p型のドーパントとして一般的に用いられているZnは拡散定数が非常に大きく、600℃以上の高温においては容易に拡散してしまい、変調ドーピング構造を作製することは困難であった。また、Cd,Beなどは比較的拡散定数が小さいp型ドーパントであり、分子線エピタキシー(MBE)成長によるAlGaAs系材料においては日立製作所の魚見らにより試作が行

われている（魚見，応用物理，Vol.57，No.5，p.708（1988））が，その強い毒性のためにこれらは安全性において問題が残されている。

〔発明が解決しようとする課題〕

以上に述べた従来技術においては，特にp型の良好な（つまり不純物濃度がヘテロ接合界面で急峻に変化する）変調ドーピング構造を安全に作製する方法がなかった。

本発明の目的はこのような従来技術の欠点を除去せしめて，MQW半導体レーザーなどの光デバイスを初めとする様々な半導体デバイスに応用することを目的とした半導体変調ドーピング構造を提供することにある。

〔課題を解決するための手段〕

本発明による半導体変調ドーピング構造は，不純物をドーピングした不純物ドーピング層とこの不純物ドーピング層に隣接する半導体層との間に前記不純物ドーピング層と組成の異なるノンドーピングのスペーサ層が少なくとも一層形成されていることを特徴とする構成

になっている。

〔作用〕

本発明においては，互いに拡散定数の異なる半導体材料のヘテロ界面において不純物の拡散が妨げられる現象を利用して，この様な拡散定数の異なる材料からなるスペーサ層を変調ドーピング構造を形成すべきヘテロ界面に設けることによって，変調ドーピング層（不純物ドーピング層）の不純物原子がヘテロ界面を通して隣のノンドーピング層に拡散することを抑えようとするものである。ただしこの場合，前記スペーサ層の全体の厚さは，電子およびホールがこのスペーサ層をトンネル効果によって通過できる程度に薄く（電子およびホールの半導体中でのド・ブロイ波長の百Å程度以下の厚さ）する必要がある。こうすることによって，電子およびホールは容易にこのスペーサ層を通過してノンドーピング層にキャリアを供給できるが，不純物ドーピング層の不純物原子はこのスペーサ層によってノンドーピング層への拡散を妨げられ，良好な変調ドーピング構造を作製することができ

- 3 -

- 4 -

る。

第2図ではInGaAsP層21とInGaAs層22から成る半導体のヘテロ界面において，シングルヘテロ接合における場合（第2図（a））と接合界面に拡散定数の異なる2種類の材料（この場合はInPとInGaAs）の薄膜を1層ずつ挿入してスペーサ層としたもの（第2図（b））についてZn不純物の拡散の様子を同一の拡散条件で比較したものである。この図から分るように接合界面より0.1μmの深さにおいて，シングルヘテロ接合の場合は $1.0 \times 10^{18} \text{ cm}^{-3}$ のZn濃度であるのに対して，InP層23とInGaAs層22aとからなるスペーサ層を挟んだ場合では1桁小さい $1.0 \times 10^{17} \text{ cm}^{-3}$ の濃度になっている。InGaAsはInPに比べて拡散速度が小さく，InGaAs層22aを拡散したZnは次のInP層23に入る際にその濃度が大幅に小さくなる。この様に拡散定数の異なる材料をヘテロ界面に挟むことによって，不純物原子の拡散を大幅に制御できることが分る。ただしスペーサ層としてInGaAs

を挟む場合，このInGaAs層22a内での量子単位がInGaAs層22のそれよりも大きくなければならず，従ってInGaAs層22よりも十分薄い必要がある。

〔実施例〕

次に第1図を参考にして本発明の実施例について説明する。

ここでは本発明をInGaAsP/InP系 $1.55 \mu\text{m}$ MQW半導体レーザーに応用して，変調ドーピング構造の活性層を有するMQW半導体レーザーを試作し，その特性の評価を行った。第1図は実施例としての変調ドーピングMQW半導体レーザーの活性層バンド構造の一部分の概略を示したものである。MQW活性層は減圧MOVPE法によって作製し，ウェル層11はノンドーピングInGaAs（厚さ75Å），バリア層13は $1.15 \mu\text{m}$ 組成InGaAsP（厚さ150Å）で，バリア層にはZnを約 $1.0 \times 10^{19} \text{ cm}^{-3}$ の濃度にドーピングした。通常の変調ドーピングの方法では，バリア層のZnは成長中において容易

- 5 -

- 6 -

にウェル層に拡散してしまい、均一ドープに近い状態となってしまうが、ここではウェル層 11 とバリヤ層 13 の間に InP 12 (厚さ 10 Å) と InGaAs 16 (厚さ 10 Å) のそれぞれ 2 層ずつからなる多層膜からなるスペーサ層を導入し、In のウェル層への拡散を防止している。この多層膜の全体の厚さは 40 Å であり、ホール 15 は容易にこの多層膜をトンネル効果により通過でき、ウェル層へキャリアを供給することができる。

以上のようにして試作した変調ドープ MQW 半導体レーザーは室温動作において良好な発振特性を示し、しきい値電流密度 J_{th} は 50 A/cm^2 の値が得られた。作製プロセスの改良によりさらに特性向上が期待できる。

なおここではスペーサ層を InP, InGaAs の 2 層にしているが、バリヤ層とウェル層の中間的な組成の InGaAsP を 1 層用いてもよい。

(発明の効果)

本発明は実施例に示した InGaAsP/InP 系のみならず、GaAs/AlGaAs 系などの III-V 族化合物半導

体や、II-VI 族化合物半導体の変調ドープ構造にも適用でき、光デバイスを始めとして幅広い応用が期待できる。本発明の変調ドープ構造を HEMT のゲート部分に適用すれば、急峻な不純物プロファイルによりそのスイッチング速度は改善され、これらデバイスをスーパーコンピュータの論理演算回路に応用することによって計算速度の向上が図られる。また、本発明の応用による変調ドープ構造の活性層を有する MQW 半導体レーザーは極低しきい値のレーザーとなり、将来には μA レーザーの実現も可能である。更に変調ドープ MQW レーザーにおいては、20 GHz を越える超高速変調の可能性もあるため、本発明の構造は長距離大容量光通信の分野でも有用となる。

図面の簡単な説明

第 1 図は本発明の実施例としての変調ドープ MQW 半導体レーザーの活性層バンド構造の一部分の概略を示す図であり、第 2 図はヘテロ接合界面における不純物の拡散のようすを、通常のヘテ

- 7 -

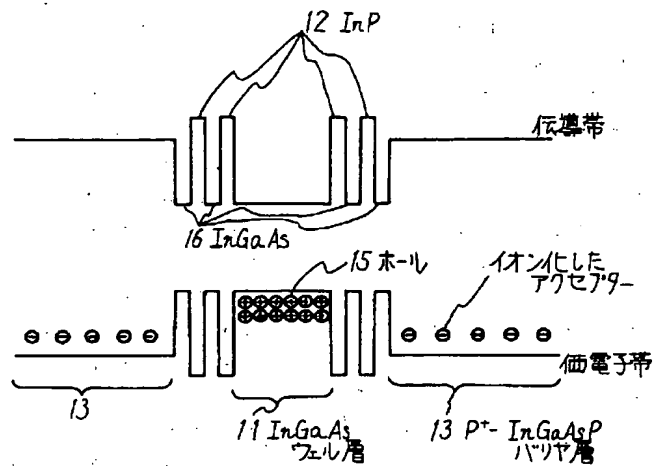
- 8 -

ロ接合とスペーサ層を挟んだ構造とで比較した図である。

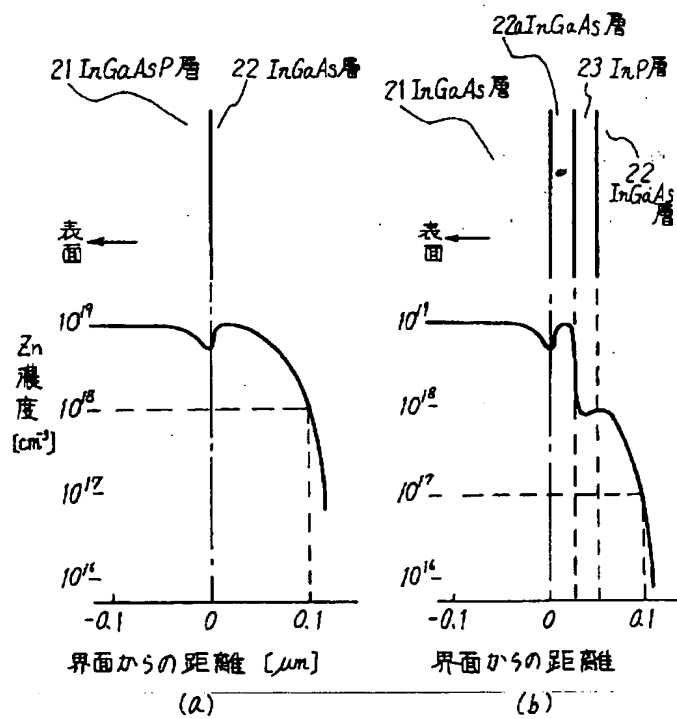
11...InGaAs ウェル層、12...InP、13...
1.15 μm 組成 p^+ -InGaAs バリヤ層、15...ホール、16...InGaAs、21...InGaAsP 層、22...InGaAs 層、23...InP 層。

代理人 弁理士 内 原 賢

- 9 -



第 1 図



第 2 図